

## PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2001-102675  
 (43) Date of publication of application : 13.04.2001

(51) Int.Cl.

B01S 5/024

H01L 33/00

(21) Application number : 11-276829  
 (22) Date of filing : 29.09.1999

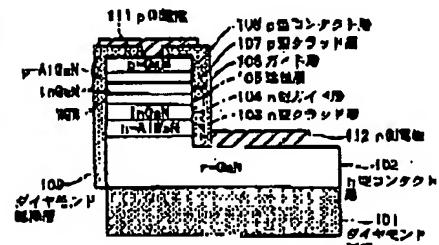
(71) Applicant : TOSHIBA CORP  
 (72) Inventor : SAITO SHINJI  
 NUNOGAMI SHINYA  
 ITAYA KAZUHIKO

## (54) SEMICONDUCTOR LIGHT-EMITTING ELEMENT

## (57) Abstract:

PROBLEM TO BE SOLVED: To obtain high reliability even at high output by releasing heat generated at a light-emitting part with efficiency.

SOLUTION: A light-emitting part is constituted of a double hetero structure part, where a MQW active layer 105 is sandwiched between an n-type and a p-type AlGaN clad layers 103 and 107 respectively, and an n-type and a p-type GaN contact layers 102 and 108, respectively are formed on and under the double hetero structure part, in a semiconductor laser. In this laser, a diamond substrate 101 is bonded to the n-type contact layer 102, and a diamond insulating layer 109 having an opening for injecting current is formed on the p-type contact layer 108, and the diamond insulating layer 109 is formed so as to cover the side surface of the light-emitting part.



Number : 11-276829  
 + 29.09.1999

Surface of the light-emitting part  
 (Top surface)

Surface of the n-side contact  
 (Bottom surface)

Surface of the p-side contact  
 (Bottom surface)

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-102675

(P2001-102675A)

(43) 公開日 平成13年4月13日 (2001.4.13)

(51) Int.Cl.

H 01 S 5/024

H 01 L 33/00

識別記号

F I

テ-マコ-ト(参考)

H 01 S 5/024

5 F 0 4 1

H 01 L 33/00

N 5 F 0 7 3

## 審査請求 未請求 請求項の数 5 OL (全 8 頁)

(21) 出願番号 特願平11-276829

(22) 出願日 平成11年9月29日 (1999.9.29)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 斎藤 真司

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72) 発明者 布上 真也

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

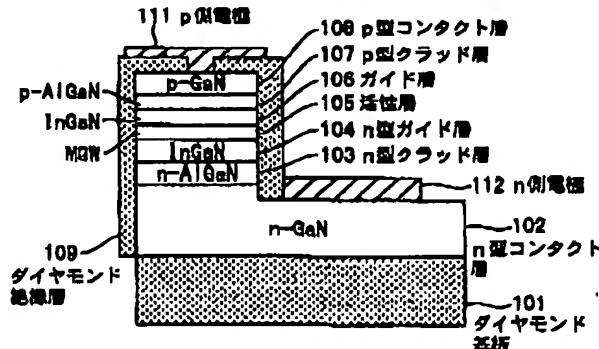
最終頁に続く

(54) 【発明の名称】 半導体発光素子

## (57) 【要約】

【課題】 発光部で発生する熱を効率良く放熱することができ、高出力時においても高い信頼性を得る。

【解決手段】 MQW活性層105をn型及びp型のAlGaNクラッド層103, 107で挟んだダブルヘテロ構造部で発光部が構成され、ダブルヘテロ構造部の上下にn型及びp型のGaNコンタクト層102, 108が形成された半導体レーザにおいて、n型コンタクト層102にはダイヤモンド基板101が接着され、p型コンタクト層108上には電流注入のための開口を有するダイヤモンド絶縁層109が形成され、このダイヤモンド絶縁層109は発光部の側面を覆うように形成されている。



(2)

特開2001-102675

2

## 【特許請求の範囲】

【請求項1】発光層を含む半導体多層構造を有する半導体発光素子において、

前記発光層の側面に接して、絶縁体としてのダイヤモンド膜が形成されていることを特徴とする半導体発光素子。

【請求項2】発光層を含むメサ型構造の半導体多層構造を有する半導体発光素子において、

前記メサ型構造の埋め込み絶縁膜として、ダイヤモンド膜が形成されていることを特徴とする半導体発光素子。

【請求項3】基板上に発光層を含む半導体多層構造を有する半導体発光素子において、

前記基板と反対側の電極と前記半導体多層構造との間に絶縁体としてのダイヤモンド膜が形成され、且つ該ダイヤモンド膜の一部が黒鉛化されて導電体に形成され、該導電体部分を通して電流注入が行われることを特徴とする半導体発光素子。

【請求項4】発光層を含む半導体多層構造を有する半導体発光素子において、

前記半導体多層構造は、ダイヤモンド膜に挟まれた構造となっていることを特徴とする半導体発光素子。

【請求項5】前記半導体多層構造は、窒化物系化合物半導体から成るものであることを特徴とする請求項1～4の何れかに記載の半導体発光素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体発光素子に係わり、特にダイヤモンド膜を用いて放熱の改善をはかった半導体発光素子に関する。

## 【0002】

【従来の技術】近年、家庭電化製品、OA機器、通信機器、工業計測器など様々な分野で、半導体レーザが用いられている。中でも多くの分野で用いられることになるであろうと予想される高密度光ディスク記録等への応用を目的として、短波長の半導体レーザの開発が注力されている。

【0003】現在は、主に赤色半導体レーザが用いられており、それまでの赤外半導体レーザに比べ記録密度が向上している。更なる高密度化のためにZnSe系の半導体レーザが開発されているが、次世代の光ディスク記録等への応用には欠陥の低減が困難で、動作電圧が高いなど、材料的な問題が数多く存在する。さらに、波長が短いものでも、600nm程度であり、システムから要求される420nm台での発振は物性からいって困難である。

【0004】一方、GaN, AlGaN, InGaN, InGaAlNなどの空素を含む窒化物系半導体レーザは、350nm以下までの短波長が可能で、400nmでの発振動作が報告されている。信頼性に関しては、LEDにおいて1万時間以上の信頼性が確認されている。

10

20

30

40

50

このように窒化物系半導体材料は、次世代の光ディスク記録用光源として必要な条件を満たす優れた特性を持つ材料である。

【0005】窒化物系半導体レーザの素子断面構造を図9に示す。図中の901はサファイア基板、902はn-GaNコンタクト層、903はn-GaAlNクラッド層、904はn-InGaNガイド層、905はMQW活性層、906はp-InGaNガイド層、907はp-GaAlNクラッド層、908はp-GaNコンタクト層、909はSiO<sub>2</sub>やSiN等の絶縁膜、911はp側電極、912はn側電極を示している。

【0006】このように従来の窒化物系半導体レーザは、発光領域以外に余分な電流が流れないように表面をSiO<sub>2</sub>やSiNなどで覆ってある。通常の構造では、素子中で最も発熱する発光部、p型窒化物層、p側金属電極の周囲はこのSiO<sub>2</sub>やSiNに接しており、動作時に発生する熱の逃げが悪い。また、一般にサファイア基板を用いているために、基板側からの放熱特性がこれまでの赤色レーザなどに比べ極端に悪い。このため、高出力の発振時には素子の発熱が蓄積し、モードの変化、素子劣化、発振不能などが生じる。

【0007】また、通常の半導体レーザでは、発熱を効率的に逃がすために素子の基板とは反対側の面をヒートシンクに接続し放熱するが、図9のような構造では発熱部の近傍に熱伝導の悪いSiO<sub>2</sub>やSiNなどが存在し放熱を阻害している。従って図9のような構成では、書き換え型光ディスクシステムに用いる半導体レーザのように高出力で動作させる場合には素子の安定性が損なわれる。

## 【0008】

【発明が解決しようとする課題】このように、従来の窒化物系半導体レーザにおいては、発光部で発生する熱を効率良く放熱させることが困難であり、このために高出力時のモードの安定性が悪い、高出力時の素子の寿命が短い、という問題があった。また、上記の問題は、窒化物系半導体レーザに限らず、放熱の悪い半導体発光素子一般について同様に言えることである。

【0009】本発明は、上記事情を考慮してなされたもので、その目的とするところは、発光部で発生する熱を効率良く放熱することができ、高出力時においても信頼性の高い半導体発光素子を提供することにある。

## 【0010】

【課題を解決するための手段】(構成) 上記課題を解決するために本発明は次のような構成を採用している。

【0011】即ち本発明は、発光層を含む半導体多層構造を有する半導体発光素子において、前記発光層の側面に接して、絶縁体としてのダイヤモンド膜が形成されていることを特徴とする。

【0012】また本発明は、発光層を含むメサ型構造の半導体多層構造を有する半導体発光素子において、前記

(3)

3

メサ型構造の埋め込み絶縁膜として、ダイヤモンド膜が形成されていることを特徴とする。

【0013】また本発明は、基板上に発光層を含む半導体多層構造を有する半導体発光素子において、前記基板と反対側の電極と前記半導体多層構造との間に絶縁体としてのダイヤモンド膜が形成され、且つ該ダイヤモンド膜の一部が黒鉛化されて導電体に形成され、該導電体部分を通して電流注入が行われることを特徴とする。

【0014】また本発明は、発光層を含む半導体多層構造を有する半導体発光素子において、前記半導体多層構造は、ダイヤモンド膜に挟まれた構造となっていることを特徴とする。

【0015】ここで、本発明の望ましい実施態様としては次のものがあげられる。

(1) 半導体多層構造は、窒化物系化合物半導体から成るものであること。

(2) 半導体多層構造と電極との間に、ダイヤモンド膜を有し、このダイヤモンド膜が絶縁膜として機能すること。

(3) 半導体多層構造と電極との間に、ダイヤモンド膜を有し、このダイヤモンド膜が通電容易化層として機能すること。

【0016】(4) 窒化物系半導体レーザのp型クラッド層が、p型ダイヤモンド膜で形成されていること。

(5) 窒化物系半導体レーザのp型クラッド層がp型ダイヤモンド膜で形成されていて、且つダイヤモンド膜と電極の間に黒鉛層が存在すること。

【0017】(作用) 本発明によれば、窒化物系半導体レーザのように一般に放熱が難しいと考えられている構造であっても、絶縁体としてダイヤモンド膜を用いることにより、発光部で発生する熱を効率良く放熱することができる。特に、ダイヤモンド膜を発光層の側面に接して、又はメサ型構造の埋め込み絶縁膜として設けることにより、放熱が最も多い発光層近傍から速やかに熱を取り去ることができる。これによって、高出力時においても信頼性の高い半導体発光素子を実現することが可能となる。

【0018】また、半導体多層構造を絶縁体としてのダイヤモンド膜で挟むようにすれば、半導体多層膜の上下両面から放熱することが可能となる。また、絶縁膜として用いるダイヤモンド膜の一部を黒鉛化して導電体にすることにより、従来の絶縁膜のバーニングに相当するプロセスが不要となる。

【0019】

【発明の実施の形態】以下、本発明の詳細を図示の実施形態によって説明する。

【0020】(第1の実施形態) 図1は、本発明の第1の実施形態に係わる青色半導体レーザの素子構造を示す断面図である。

【0021】図中の101はダイヤモンド基板であり、

特開2001-102675

4

この基板101上にn型GaNコンタクト層102(Siドープ、 $3 \sim 5 \times 10^{19} \text{ cm}^{-3}$ 、2μm)、n型AlGaNクラッド層103(Siドープ、 $3 \sim 5 \times 10^{19} \text{ cm}^{-3}$ 、0.8μm)、n型In<sub>0.05</sub>GaN/Nガイド層104(Siドープ、 $5 \times 10^{19} \text{ cm}^{-3}$ 、100nm)、In<sub>0.05</sub>GaN/N/In<sub>0.05</sub>GaN/Nの例えれば3周期からなるMQW活性層105、In<sub>0.05</sub>GaN/Nガイド層106(アンドープ、0.1μm)、p型AlGaNクラッド層107(Mgドープ、 $3 \sim 5 \times 10^{19} \text{ cm}^{-3}$ 、0.4μm)、p型GaNコンタクト層108(Mgドープ、 $3 \sim 5 \times 10^{19} \text{ cm}^{-3}$ 、0.03μm)が積層形成されている。

【0022】p型GaNコンタクト層108の表面からn型GaNコンタクト層102に至るまで半導体積層構造部の一部が除去され、露出したコンタクト層102上にはn側電極112が形成されている。また、p型GaNコンタクト層108の上面及び半導体積層構造部の側面を覆うように、ノンドープのダイヤモンド絶縁層109が形成されている。そして、このダイヤモンド絶縁層109の一部はp型GaNコンタクト層108上でストライプ状に除去され、露出したコンタクト層108と接続するようにダイヤモンド絶縁層109上にp側電極111が形成されている。

【0023】各部の結晶成長はMOCVD法によって行い、成長時にはサファイヤ基板を用いた。具体的には、サファイヤ基板上に、n型GaNコンタクト層102からp型GaNコンタクト層108までをMOCVD法で連続的に成長した後、ドライエッチング法により、コンタクト層108の表面からコンタクト層102に届くまでエッチングし、露出したコンタクト層102上にn側電極112を蒸着により形成した。次いで、ダイヤモンド絶縁層109をCVD法により形成した。

【0024】ダイヤモンド絶縁層109の成膜方法は、以下の通りである。前処理としてアセトンとエタノールで半導体積層構造部の表面を洗浄した後、アセトニトリルで表面をエッティングする。続いて、水素: 9.0 sccmを流しながらRF電力400Wで放電し、表面を軽くエッティングする。続いて、水素: 25.0 sccm、メタン: 2.5 sccmを流し、CVD法でダイヤモンドを成長した。成長初期はプラズマと基板側に負の約100Vの電圧をかけることによって、均一なダイヤモンド絶縁層109を成長させることができた。

【0025】次いで、ダイヤモンド絶縁層109に対し、図1のような断面になるように加工を行う。この加工には、レーザを用いた。レーザのパワーを適当に合わせることにより、ダイヤモンド絶縁層109の一部のみを選択的に除去することができた。

【0026】加工後はダイヤモンド絶縁層109の側面が黒鉛化しているので、プラズマ処理を行い黒鉛部分を

(4)

特開2001-102675

5

除去した。その後、p側電極111を形成した。このように素子の形状を作成した後、サファイヤ基板側からGaNが吸収する光のレーザ光を照射し、サファイヤ基板とn型GaNコンタクト層102の界面で基板を剥離する。レーザとしては、窒素ガスレーザを用いた。

【0027】サファイヤ基板を剥離した後、全体を保持するための基板としてダイヤモンド基板101を用いた。サファイヤ基板を剥離したGaN表面と基板101となるダイヤモンドの表面のどちらもプラズマ中で浄化処理を行い接着した。これにより、素子の強度が維持できる。基板101として用いたダイヤモンドは予め1つの素子の大きさが劈開で作成できるように分離溝が加工しており、接着後多少の力を加えることによりそれぞれの素子に分離できる。この方法で作成した劈開面は非常に良好であった。

【0028】本実施形態の素子を実際に動作させたところ、しきい値300mAで室温連続発振した。発振波長は400nm、動作電圧は3.4Vであった。遠視野像は垂直、水平どちらの方向でも單一モードで発振していることを示す単峰なものであった。出力を100mWにした場合、電流は330mA、動作電圧は3.7Vであった。この場合でも、共振波長は変化しなかった。

【0029】また、発熱を素早く放出できるため、素子の動作時の温度上昇がなくなり素子の信頼性が向上しており、温度を740℃にしての加速試験において10万時間相当の信頼性試験を行っても劣化は見られなかった。これは、絶縁体として通常用いられているSiO<sub>2</sub>などに比べダイヤモンドの熱伝導性が格段に良いためである。

【0030】図2は、電流に対する光出力の変化を、本実施形態素子と従来素子とで比較して示す図である。瞬間に高電流を注入し測定した結果で、特別なヒートシンクは用いていない。本実施形態では速やかに発光領域の熱が放出されるので、光出力は400mWまで限度なく伸びてゆく。また、キンクが観測されていないことからモードが安定していると考えられる。従って本実施形態では、パルス駆動の高出力半導体レーザは特別なヒートシンク無しで用いることができ、CW(連続)駆動の高出力レーザは冷却を行うことによりこれまでよりも高出力で動作させることが可能である。

【0031】(第2の実施形態)図3は、本発明の第2の実施形態に係わる青色半導体レーザの素子構造を示す断面図である。

【0032】図中の301はダイヤモンド基板、303はn型AlGaNクラッド層(Siドープ、 $5 \times 10^{19}$  cm<sup>-3</sup>、0.8μm)、304はIn<sub>0.05</sub>GaN<sub>0.95</sub>Nガイド層(アンドープ、0.1μm)、305はIn<sub>0.05</sub>GaN<sub>0.95</sub>N/In<sub>0.05</sub>GaN<sub>0.95</sub>Nからなる3MQW活性層、306はIn<sub>0.05</sub>GaN<sub>0.95</sub>Nガイド層(アンドープ、0.1μm)、307はp型AlGaNクラッド層

6

(Mgドープ、 $3 \sim 5 \times 10^{19}$  cm<sup>-3</sup>、0.2μm)、308はp型GaNコンタクト層(Mgドープ、 $3 \sim 5 \times 10^{19}$  cm<sup>-3</sup>、0.2μm)、309はダイヤモンド埋め込み層(Siドープ、 $1 \times 10^{19}$  cm<sup>-3</sup>、0.2μm)、311はp側電極、312はn側電極である。

【0033】各部の成長はMOCVD法によって行い、成長基板としてはダイヤモンド基板301を用いた。ダイヤモンド基板上301にn型AlGaNクラッド層303から順にp型GaNコンタクト層308までをMOCVD法で成長した後、作成された半導体多層構造部を一部エッチングしてn側電極を形成する部分を露出させる。このエッチングには、n側電極形成部分以外を覆うようなマスクを用い、p型GaNコンタクト層308の表面からn型クラッド層303に至るまでドライエッチングを行った。

【0034】次いで、全面にSiO<sub>2</sub>膜を形成する。この際、p型GaNコンタクト層308上には先ほどn側電極形成部をエッチングで露出させるために使ったマスクがある。このマスクをSiO<sub>2</sub>膜形成後に除去し、同時にその上に乗っているSiO<sub>2</sub>膜も除去する。

【0035】次いで、p型GaNコンタクト層308上にマスクパターンの形成を行い、電流を流す部分のコンタクト層308の一部分を残しエッチングを行い、メサ形状を形成した。その後、CVD法によりダイヤモンド埋め込み層309を成長した。n側電極形成部にはSiO<sub>2</sub>膜があるのでこのSiO<sub>2</sub>膜を除去することにより、同時にこの上に形成されたダイヤモンド層も除去される。また、p型GaNコンタクト層308上に成長したダイヤモンド層はコンタクト層308のメサ上にも成長しているので、この部分を研磨により除去しコンタクト層308のメサ上部を露出させた。そして、p側電極311、n側電極312を蒸着により形成し、素子形状を作成した。

【0036】この後、ダイヤモンド基板301に対し、レーザにより各々の素子の大きさに分離できるように溝を加工した。この溝加工により、窒化物半導体の劈開がし易くなり、良好な劈開面が得られる。

【0037】このようにして作成した素子をCVDで作成されたヒートシンクに基板側を下にしてマウントした。このレーザはしきい値電流50mA、電圧3.2Vで発振した。電流を上昇させ200mA流したところ光出力は350mWとなっていた。この時の電圧は4.5Vで、注入電力は0.9Wである。通常の構造のレーザではこの状態での長時間の動作はできないが、本実施形態のレーザはヒートシンクの温度をペルチェなどで冷やすことにより長時間の動作が可能であった。

【0038】また、埋め込み絶縁層309だけでなく基板301としてもダイヤモンドを用いているため、MQW活性層305に近い位置にダイヤモンドが存在することになり、活性層付近の局所的な温度上昇が抑えられ、

(5)

特開2001-102675

7

突然劣化などが生じづらい。さらに、局所的な発熱により屈折率が低下しモードが不安定になることがなく、高出力でもキンクのない単一モードの発振が維持できた。

【0039】また、本実施形態の変形例として、p型GaNコンタクト層508上に形成したダイヤモンド埋め込み層509を研磨で削除せずに、レーザを照射して部分的に黒鉛化することにより低抵抗化し、これを電流注入構造とする図4のような構造が作成可能である。図4の409がレーザにより黒鉛化した部分である。この場合、研磨工程が入らないので素子に対する歪み履歴が小さくなり、素子を劣化させない作成が可能である。

【0040】(第3の実施形態) 図5は、本発明の第3の実施形態に係わる半導体レーザの素子構造を示す断面図である。

【0041】図中の501はp型ダイヤモンド基板、502はn型GaNコンタクト層(Siドープ、 $3 \sim 5 \times 10^{19} \text{ cm}^{-3}$ 、0.2 μm)、503はn型AlGaNクラッド層(Siドープ、 $3 \sim 5 \times 10^{19} \text{ cm}^{-3}$ 、0.2 μm)、504はIn<sub>0.25</sub>Ga<sub>0.75</sub>Nガイド層(アンドープ、0.1 μm)、505はIn<sub>0.2</sub>Ga<sub>0.8</sub>N/In<sub>0.05</sub>Ga<sub>0.95</sub>Nからなる3MQW活性層、506はIn<sub>0.05</sub>Ga<sub>0.95</sub>Nガイド層(アンドープ、0.1 μm)、507はp型AlGaNクラッド層(Mgドープ、 $3 \sim 5 \times 10^{19} \text{ cm}^{-3}$ 、0.2 μm)、508はp型GaNコンタクト層(Mgドープ、 $3 \sim 5 \times 10^{19} \text{ cm}^{-3}$ 、0.2 μm)、509はダイヤモンド埋込み層、511はp側電極、512はn側電極である。

【0042】各部の結晶成長は、MOCVD法によって行い、成長時にはサファイヤ基板を用いた。具体的には、サファイヤ基板上に図5のようにn型GaNコンタクト層502から順にp型GaNコンタクト層508までをMOCVD法で成長した。その後、図5のような形状に加工するためにp型GaNコンタクト層508の一部分にマスクを形成し、n型AlGaNクラッド層503が露出するまでエッチングを行ってメサを形成した。

【0043】次いで、上記のメサ構造を有する半導体多層構造部に対し、CVD法によりメサの側面を埋め込むようにダイヤモンド埋め込み層509を形成した。ダイヤモンド埋め込み層509の成長には、第1の実施形態と同様にマイクロ波プラズマCVD成膜装置を用い、前処理の後、水素及びメタンを流しながら行った。この状態ではp型GaNコンタクト層508上にもダイヤモンド層が堆積しているので、研磨によりコンタクト層508が露出するまで研磨した。そして、研磨した表面をプラズマにより消済化し、消済化した表面にp型ダイヤモンド基板501を接続した。

【0044】一方、サファイヤ基板は該基板を切削することにより除去した。n型GaNコンタクト層502の表面が出てきたところで、エッチングにより表面酸化膜、破碎層を除去する。そして、p型ダイヤモンド基板

8

501の表面にp側電極511を形成し、n型GaNコンタクト層の表面にn側電極512を形成した。

【0045】次いで、各素子の大きさに素子を分離し、共振器ミラーを作成するためにダイヤモンド基板側にレーザで溝を形成した。粘着シートに貼り付け力をかけたところ、全てはGaNの劈開面で劈開されミラーが良好に形成された。

【0046】それぞれの素子をCuのマウントにp側を接するようにマウントし動作させたところ、素子はしきい値電流が70mA、電圧3.0Vで発振した。放熱体が発熱領域の近傍にあるため素子の発熱が速やかに放出され、発熱によるモードの経時変化が抑えられ、高出力時の高速駆動が可能となった。

【0047】また、p型GaNコンタクト層508とp側電極511の間にp型ダイヤモンド基板501が挿入されたことにより、p側電極511とp型GaNでは生じていたショットキー性接触がなくなり、動作電圧が低減できた。

【0048】図6は、この素子を形状はそのまま共振器の幅と長さを小さくしたもののパルスの時間応答である。しきい値電流3mA、電圧2.6Vのこの素子は素子自体が小さく発熱も小さいので、通常ヒートシンクにマウントすることで熱的な影響を無視できるが、半導体レーザをSi上に光学素子や検出器などを同時にマウントして使用する光学モジュールでは近傍にあるSiが熱放出の妨げとなり図の従来例のようになる。しかし、本実施形態のように発熱部のごく近傍に放熱体がある場合には図のように良好なパルスが得られる。これにより、光ディスクの書き込みの際には良好な書き込みが行える。

【0049】また、本実施形態のようにメサの側面にダイヤモンド埋め込み層を形成した場合は、次のような効果が得られる。

【0050】横モード閉じ込め構造のリッジ型や埋め込み型の場合、電流の狭窄効果を高めるために、リッジ側面、メサ形状側面にSiO<sub>2</sub>やSiNといった絶縁体を形成する。しかし、これらは屈折率が1.5程度と極端に小さいため、リッジ幅が波長程度に狭くないと高次モードが立ちやすいという欠点がある。光ディスクに用いるレーザの場合、基本モード以外の場合ノイズが乗るなどの都合が悪い。これを実験したのが図7である。これによると、従来例のSiO<sub>2</sub>やSiNではリッジ幅を1μm以下にしなければならないことが分かる。

【0051】これに対してダイヤモンドでは適度なしみ出しがあるため、本実施形態で示しているように3μm程度のリッジ幅で良いことが計算シミュレーションから分かった。一般に狭いリッジ構造では素子作成プロセスにおいて精密さが要求され歩留まりが低下する。ダイヤモンドを用いて3μmのリッジ幅で作成したものでは、これまでの1.5μmのものに比べ素子の欠陥が1/3

30

20

30

40

50

(6)

9

特開2001-102675

10

に減った。

【0052】(第4の実施形態) 図8は、本発明の第4の実施形態に係わるLEDの素子構造を示す断面図である。

【0053】図中の801はダイヤモンド基板、802はGaNバッファ層、803はn型GaNコンタクト層、804はInGaN活性層、805はAlGaNキャリヤ閉じ込め層、806はp型GaNコンタクト層、807はn側電極、808はp側電極を示している。

【0054】本構造の作成方法としては、図示しないサファイヤ基板上にMOCVD法で成長を行い、802～806までの各層を積層する。その後、サファイヤ基板側からレーザを照射し、サファイヤ基板を剥離し、代わりにダイヤモンド基板801を接着する。接着は500°Cの炉の中で2インチウェハの場合には重さ500gの重りを載せ30分間保持して行った。

【0055】次いで、n型GaNコンタクト層803の一部分が露出するまでメサエッティングを行い、露出した部分にn側電極807を形成する。p側電極808はエッティングしていないメサ上部のp型GaNコンタクト層806上に形成した。なお、エッティング側面はダイヤモンド又はSiO<sub>2</sub>により保護する。

【0056】このようにして作成したLEDの特徴は、以下のようである。通常のサファイヤ基板では該基板側から光を取り出す際にサファイヤの屈折率が低いために屈折率差が付き、ブリュースター角が大きく取り出し効率が悪い。しかし、ダイヤモンド基板を用いた場合、ダイヤモンドはGaNの屈折率に近いため、ブリュースター角が小さく取り出し効率が大きくなる。これにより、これまでに比較し効率が約2倍となった。

【0057】なお、本発明は上述した各実施形態に限定されるものではない。実施形態では、半導体レーザやLEDの例として窒化物半導体材料を用いたが、これに限らず各種の半導体材料を用いることができる。特に、放熱性の悪い材料ほど本発明の効果が有効となる。また、ダイヤモンド膜その他の半導体膜の成長方法等は、仕様に応じて適宜変更可能である。

【0058】その他、本発明の要旨を逸脱しない範囲で、種々変形して実施することができる。

\*【0059】

【発明の効果】以上詳述したように本発明によれば、絶縁体としてダイヤモンド膜を設けることによって、窒化物系半導体レーザのように一般に放熱が難しいと考えられている構造であっても、発光部で発生する熱を効率良く放熱することができる。従って、高出力動作時の素子の信頼性向上、モードの安定性をはかることができ、これまで不可能であった最大出力も可能となる。

【図面の簡単な説明】

10 【図1】第1の実施形態に係わる青色半導体レーザの素子構造を示す断面図。

【図2】電流に対する光出力の変化を、実施形態と従来例とで比較して示す図。

【図3】第2の実施形態に係わる青色半導体レーザの素子構造を示す断面図。

【図4】第2の実施形態の変形例を示す断面図。

【図5】第3の実施形態に係わる半導体レーザの素子構造を示す断面図。

【図6】光出力の時間応答を示す図。

20 【図7】リッジ幅に対するモード安定性を示す図。

【図8】第4の実施形態に係わるLEDの素子構造を示す断面図。

【図9】従来の窒化物系半導体レーザの素子構造を示す断面図。

【符号の説明】

101, 301, 501…ダイヤモンド基板

102, 502…n型GaNコンタクト層

103, 303, 503…n型AlGaNクラッド層

104, 304, 504…InGaNガイド層

30 105, 305, 505…MQW活性層

106, 306, 506…InGaNガイド層

107, 307, 507…p型AlGaNクラッド層

108, 308, 508…p型GaNコンタクト層

109…ダイヤモンド絶縁層

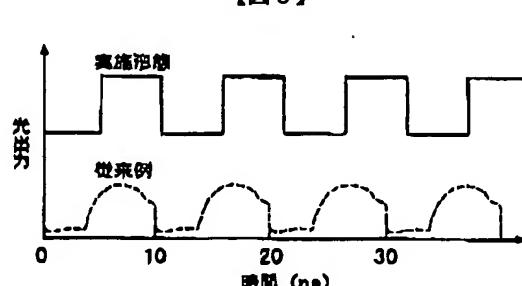
111, 311, 511…p側電極

112, 312, 512…n側電極

309, 509…ダイヤモンド埋め込み層

409…黒鉛部

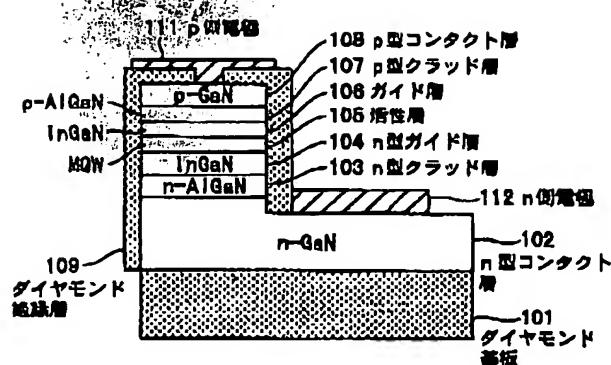
【図6】



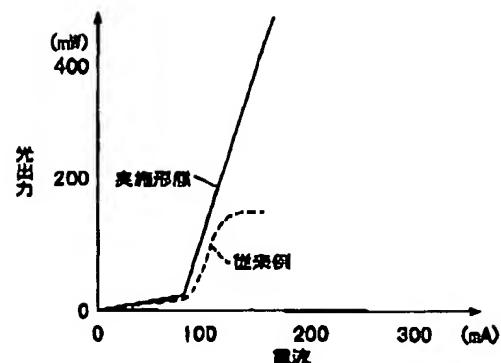
(7)

特開2001-102675

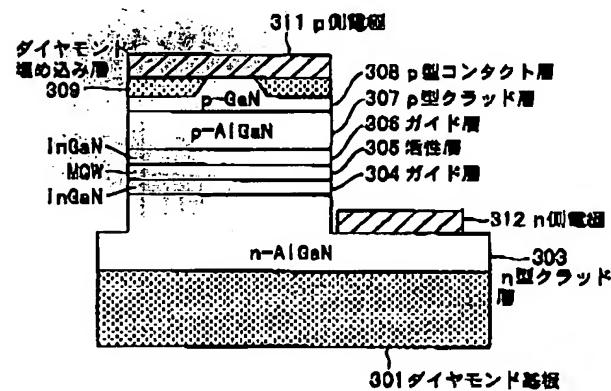
【図1】



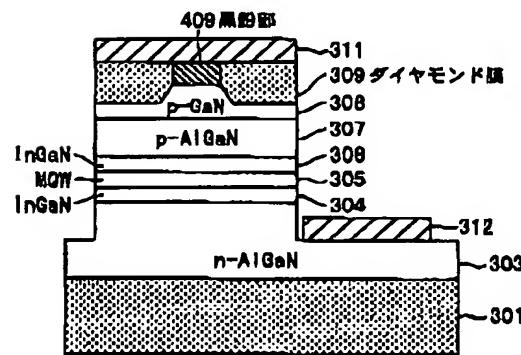
【図2】



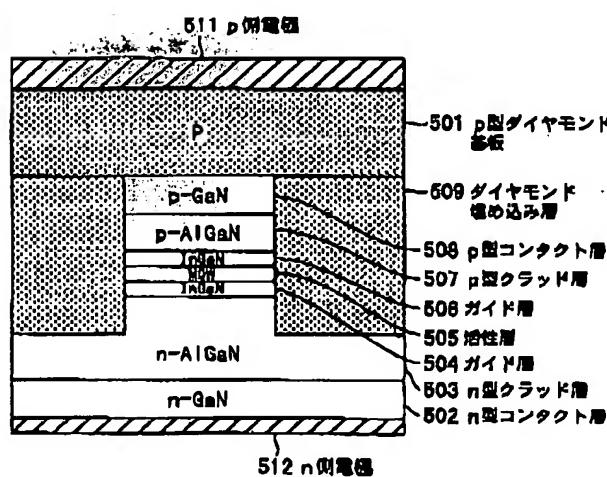
【図3】



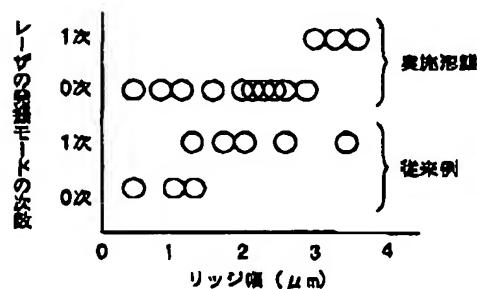
【図4】



【図5】



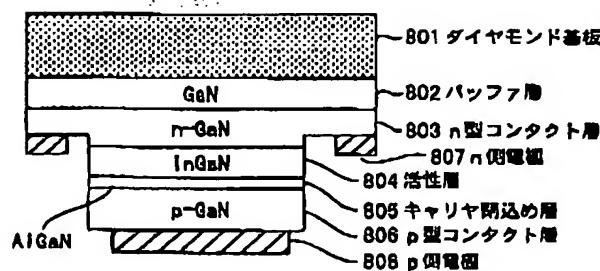
【図7】



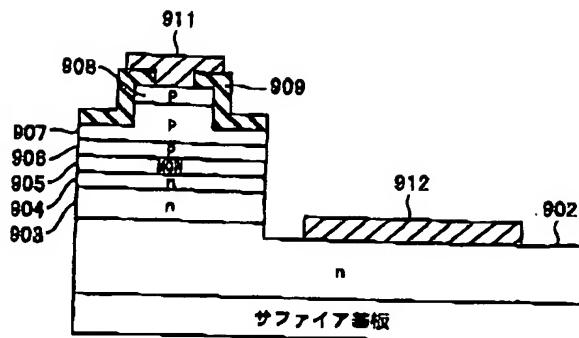
(8)

特開2001-102675

【図8】



【図9】



フロントページの続き

(72)発明者 板谷 和彦  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝研究開発センター内

Fターム(参考) 5F041 AA32 AA44 CA04 CA05 CA33  
CA34 CA40 FF16  
5F073 AA74 BA06 CA07 CB04 DA35  
EA14 EA16 FA25